03-IMAP-TSS	Test von Schaltungen und Systemen	
	Test Methods of Circuits and Systems	

Lehrform (teaching format) / SWS (hours per week): 2VL + 2UE

Kreditpunkte (credit points): 6

Turnus (frequency): i.d.R. WiSe

Inhaltliche Voraussetzungen (content-related prior knowledge/skills): KEINE

Sprache (language): Deutsch

Lehrende (teaching staff): AG Rechnerarchitektur (Prof. Dr. Rolf Drechsler, u.a.)

Studiengang (degree program)	Module	Semester
Informatik (Master)	IMAP, IMAP-SQ	ab 1.Sem.
Systems Engineering I/II (Master)	M07-IM-ESS-INF, M07-IM-Me-INF	ab 1./2.Sem.
Informatik (Bachelor)	(nur <i>Freie Wahl</i>)	

Lernergebnisse:

- Das Problem des Testens verstehen und erklären können
- Den Testverlauf für Schaltungen und Systeme kennen und anwenden können
- Klassische und moderne Testverfahren kennen und anwenden können
- Die Algorithmen auf (Schaltkreis-)Graphen anwenden können
- Die Komplexität der Verfahren verstehen und erklären können

Learning Outcome:

- Understanding and ability to explain the problem of testing
- Knowledge and ability to apply the test procedure for circuits and systems
- · Knowledge and ability to apply modern test procedures
- Ability to apply the learned algorithms to (circuit) graphs
- Understanding and ability to explain the complexity of the procedures

Inhalte:

- Physikalische Fehlerursachen
- Abstraktion von der physikalischen Ebene, Fehlermodelle
- · Algorithmen zur Berechnung von Signalwahrscheinlichkeiten
- Techniken zur Manipulation Boolescher Funktionen
- · Algorithmen zur Fehlersimulation
- Algorithmen zur Testmustergenerierung
- Nutzung strukturellen Wissens zur Effizienzsteigerung
- Techniken zur Reduktion des Suchraumes, Fehleräquivalenz und -dominanz

Contents:

Physical causes of defects

- Abstraction from the physical level, fault models
- Algorithms for the calculation of signal probabilities
- Techniques for manipulating Boolean functions
- Algorithms for fault simulation
- Algorithms for test pattern generation
- Use of structural knowledge to increase the efficacy
- Search space reduction techniques, fault equivalence, and dominance

Hinweise *(remarks)*: In der Tabelle sind nur die primären/spezifischsten Module aufgelistet, denen diese Veranstaltung zugeordnet ist.